

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-229378

(43)Date of publication of application : 13.10.1986

(51)Int.Cl.

H01L 45/00
H01L 21/205
H01L 27/10

(21)Application number : 60-071618

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 04.04.1985

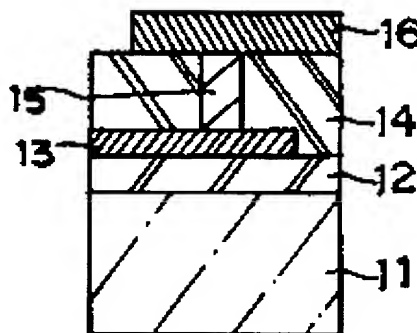
(72)Inventor : IWAMATSU SEIICHI

(54) AMORPHOUS SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To attain high integration, in a case where an amorphous semiconductor device is applied to an integrated circuit device, by changing the transverse amorphous semiconductor device into a vertical amorphous semiconductor device.

CONSTITUTION: On a silicon substrate 11, a silicon oxide film 12 is formed, on which a first electrode 13 is formed. On the electrode 13, an insulating film 14 is formed, through which a small hole reaching the electrode 13 is opened. Amorphous semiconductor 15 such as amorphous silicon is formed so as to fill at least the small hole, the surface of the amorphous semiconductor 15 continuing to a second electrode 16.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(5)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-229378

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)10月13日

H 01 L 45/00
21/205
27/10

6466-5F
7739-5F
6655-5F

審査請求 未請求 発明の数 1 (全2頁)

⑮ 発明の名称 アモルファス半導体装置

⑯ 特 願 昭60-71618

⑰ 出 願 昭60(1985)4月4日

⑱ 発 明 者 岩 松 誠 一 諏訪市大和3丁目3番5号 株式会社諏訪精工舎内

⑲ 出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

⑳ 代 理 人 弁理士 最 上 務

明 細 書

1 発明の名称

アモルファス半導体装置

2 特許請求の範囲

絶縁体上には第1の電極が形成され、該第1の電極上には絶縁膜が形成され、該絶縁膜には前記第1の電極に連する小孔が穿かれ、少くとも概小孔を埋めてアモルファス半導体が形成され、概アモルファス半導体の表面は第2の電極と連つて成ることを特徴とするアモルファス半導体装置。

3 発明の詳細な説明

(産業上の利用分野)

本発明はアモルファス半導体装置の構造に関する。

(発明の概要)

本発明は絶縁基板に対して垂直にアモルファス半導体を形成した構造となすことを特徴とした半

導体装置。

(従来技術)

従来、アモルファス半導体装置は、第1図に示すごとく、絶縁基板に対しアモルファスシリコン等のアモルファス半導体を水平に形成することを通例としていた。

すなわち、第2図ではシリコン基板1上にシリコン酸化膜2が形成され、該シリコン酸化膜2上にアモルファス半導体3が形成され、表面補護膜4を介して電極5、6が形成され成っていた。

これらアモルファス半導体装置は、電極間にバルス電圧を印加してアモルファス状態と結晶状態とをスイッチさせて、電気的導通をオン、オフさせて用いる等している。

(発明が解決しようとする問題点及び目的)

しかし、上記従来技術では、絶縁基板に対してアモルファス半導体膜がいわゆる膜型に形成されるため、微視図的に用いる場合に高集積化できないという欠点があった。

本発明はかかる従来技術の欠点をなくし、いわ

特開昭61-229378 (2)

ゆる縦型アモルファス半導体装置を實現し、集積回路の高集積化を計ることを目的とする。

〔問題を解決するための手段〕

本発明のアモルファス半導体装置において、絶縁体上には第1の電極が形成され、該第1の電極上には絶縁膜が形成され、該絶縁膜には前記第1の電極に通ずる小孔が穿かれ、少くとも該小孔を通してアモルファス半導体が形成され、該アモルファス半導体の表面は第2の電極と連つて成ることを特徴とする。

〔作用〕

本発明の上記構成によれば、いわゆる縦型アモルファス半導体装置が構成でき、集積回路に用いた場合に高集積化が可能となる。

〔実施例〕

第1図は本発明の一実施例を示すアモルファス半導体装置の断面図である。

すなわち、シリコン基板11上にシリコン酸12が形成され、該シリコン酸化膜12上には第1の電極13が形成され、該第1の電極13上には絶

縁膜14が形成され、該絶縁膜14には前記第1の電極13に通ずる小孔が穿かれ、少くとも該小孔を通してアモルファスシリコン等のアモルファス半導体15が形成され、該アモルファス半導体15の表面は第2の電極16と連つて成るものである。

〔発明の効果〕

以上述べたように発明によれば、いわゆる横型アモルファス半導体装置を縦型アモルファス半導体装置となすことにより、アモルファス半導体装置を集積回路装置に应用する場合に、集積回路装置を高集積化できる効果がある。

4. 図面の簡単な説明

第2図は従来技術によるアモルファス半導体装置の断面図。第1図は本発明によるアモルファス半導体装置の断面図である。

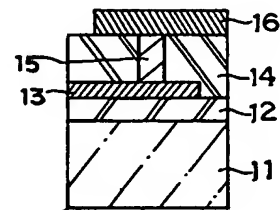
- 1, 11……シリコン基板
- 2, 12……シリコン酸化膜
- 3, 15……アモルファス半導体

- 4, 14……絶縁膜
- 5, 6, 13, 16……電極

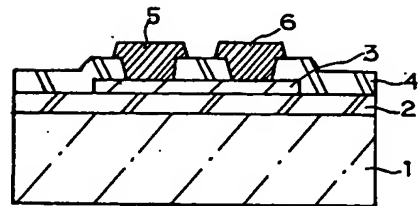
以上

出願人 株式会社 藤 田 精 工 会

代理人 弁護士 最 上 新



第 1 図



第 2 図